

Analóg és digitális áramkörök tesztelése és programozása peremfigyeléssel – 11.

A peremfigyeléses tesztelés alkalmazása

Dr. Kohut József főiskolai docens, Molnár Zsolt főiskolai tanársegéd

Budapesti Műszaki Főiskola, Kandó Kálmán Villamosmérnöki Főiskolai Kar, Műszertechnikai és Automatizálási Intézet

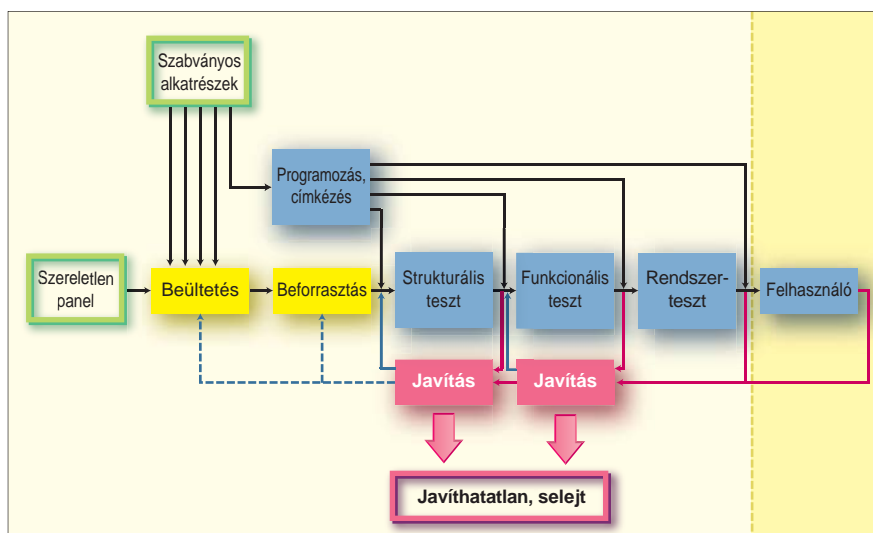
Cikksorozatunk eddig megjelent tíz részében végigvezettük a kitarító olvasót az alapfogalmaktól elindulva, a peremfigyeléses teszteléssel elvégezhető vizsgálatok fajtáin át a programozható alkatrészek peremfigyeléses felkonfigurálásáig. Ebben a részben a peremfigyeléses technika alkalmazhatóságát és alkalmazását mutatjuk be egy elektronikai gyártmány életútja során.

Az elektronikai ipari termelés az 1970-es évek közepén érte el azt a szintet, amely – a gyártmányok komplexitásának és a gyártási volumennek a növekedése miatt – szükségessé tette a gyártmányok tesztelhetőre tervezését és a sorozatgyártásban készült elektronikák minden egyes darabjának gyártásközi tesztelését. A tesztelhetőre tervezés (DFT, Design For Test) azt jelenti, hogy az elektronikai áramkört (és készüléket) úgy kell kialakítani, hogy azon a szükséges vizsgálatok minél nagyobb hányada hatékonyan elvégezhető legyen.

Természetesen az elektronikai gyártmányokat, mielőtt a felhasználóhoz kerültek, a 70-es évek előtt is ellenőrizték, de a vizsgálat többnyire csak az összeszerelt készülék funkcionális tesztelésére terjedt ki. Ha a végellenőrzés hibát mutatott, akkor a javítás költséges volt, hiszen egyrészt nem lehetett a hiba helyét megfelelő pontossággal behatárolni, másrészt pedig a készüléket a javításhoz szét kellett szerelni. A felfogás azóta jelentősen változott. Ha az esetleges hibára a gyártási folyamat minél korábbi szakaszában fény derül, akkor a javítás költsége jelentősen mérsékelhető. Bár az egyes fázisokban elvégzett tesztelés megnöveli a gyártási időt, de ez az időtöbblet – főként az áramkörök egyre bonyolultabbá válásával – még mindig kisebb, mint egy esetleges javítás időszükséglete.

Hagyományos esetben (a peremfigyeléses tesztelés alkalmazása nélkül) a gyártás folyamán elvégzendő, illetve a készüléknek a felhasználónál történő meghibásodása után esedékes tesztelési feladatokat az 1. ábra mutatja.

A tesztelés már a beérkező alkatrészek (szereletlen nyomtatott áramkörök, áramköri elemek) ellenőrzésével kezdődik. A folytatásban a szerelt áramköri panelek ún. strukturális tesztelése történik meg. A strukturális tesztek során a panel fizikai helyességét vizsgáljuk, például szemrevételezéssel vagy automatikus optikai teszttel, illetve az áramköri elemeket (pl. azok értékét, polaritását) ellenőrző in-circuit tesztelés útján. Ezt követően panelszintű, illetve az összeszerelt készüléken elvégzett rendszerszintű, funkcionális tesztelés történik. Köztes



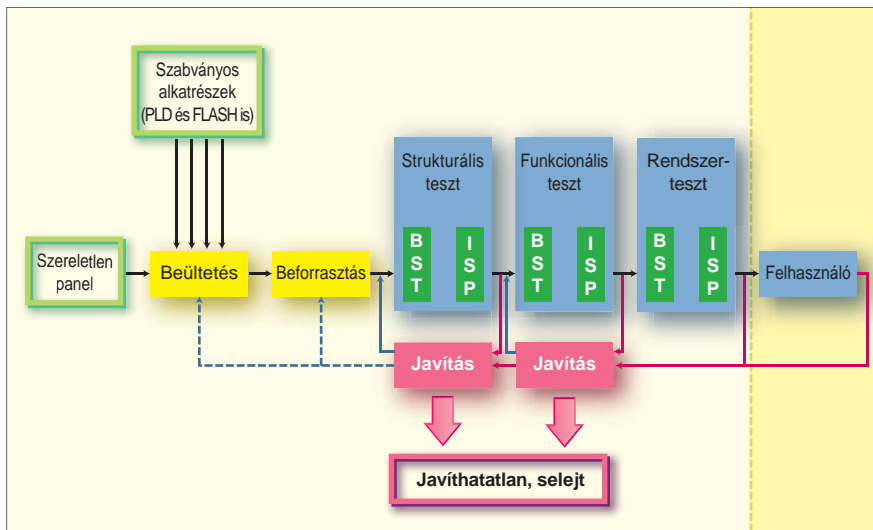
1. ábra Elektronikai készülékek életútja hagyományos gyártás esetén

tevékenységként elvégzendő feladat a programozható eszközök felformozása, illetve felkonfigurálása, valamint azonosítóval való ellátása. A programozható eszközök esetében elmondható, hogy beültetésük a hagyományos gyártási folyamatban sok esetben nem végezhető el a többi alkatrésszel együtt, mivel a vizsgálatok egy részét akadályoznák vagy sérülnének. A panelszintű és rendszerszintű (készülékszintű) teszteléshez (és részben a strukturális teszteléshez is) egyedi teszterekre van szükség, hiszen ahányféle a gyártmány, annyiféle befogó, tűágy, elektronika szükséges. Az egyedi teszterek előállítási költsége magas. Vagy helyben (a terméket gyártó cégnél) készíthető el, vagy külső beszállítótól kell megrendelni.

A gazdaságosság és a célszerűség figyelembevételével törekedni kellett arra, hogy egy tesztelőberendezést minél több célra fel lehessen használni. Új fogalomként megjelent a **hierarchikus tesztelés**.

Ez a következő célkitűzéseket jelenti:

- ugyanaz a tesztelőeszköz legyen alkalmas a gyártás minden fázisában a vizsgálatok és a programozás/felkonfigurálás elvégzésére,



2. ábra Elektronikai készülékek életútja hierarchikus tesztelés alkalmazásakor

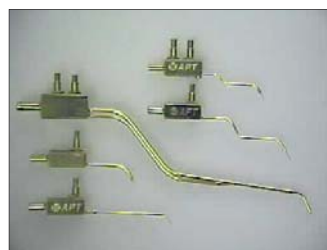
- minden tesztelési szinten, minden mérési-programozási feladatot meg lehessen valósítani,
- az összes áramköri elem, tehát az integrált áramkörökön kívüli elemek is vizsgálhatóak legyenek,
- tegye lehetővé az áramkör időleges helyettesítését a tesztelés idejére, azaz lehessen emulálni a működését,
- tegye lehetővé az üzem közbeni tesztelés megvalósítását, azaz ne csak mesterséges (teszt) üzemmódban lehessen a különféle vizsgálatokat elvégezni.

A peremfigyeléses tesztelés megvalósítja a hierarchikus tesztelést. Nem csak a strukturális teszt feladatai: a peremfigyelési rendszer ellenőrzése (infrastructure test), a kapcsolódások ellenőrzése (interconnect test), a kevert jelű, peremfigyeléssel ellátott áramkörök és a hozzájuk kapcsolódó analóg elemek vizsgálata, a peremfigyeléssel el nem látott, digitális áramköri halmazok vizsgálata (cluster test) és a memóriateszt, de a funkcionális vizsgálatok is elvégezhetőek.

A peremfigyeléses tesztelés megoldást ad a programozható logikák és flash-memóriák felkonfigurálására/beprogramozására is (ahogyan ezt már korábbi írásunkban tárgyaltuk), sőt ez a tevékenység elvégezhető az áramkörben is (ISP, In-System Programming). Ez azt is jelenti, hogy nem kell ezeket az elemeket komoly logisztikával támogatva (beszerzés utáni „üres” állapotban való raktározás, programozás, címkézés, programozás utáni tárolás) kezelni, hanem a többi alkatellemmel együtt elvégezhető a beültetés. A beprogramozás és felkonfigurálás ilyen módon való elvégzése még azzal az előnnyel is jár, hogy a legfrissebb konfiguráció tölthető be (például a legutolsó firmware-verzió, amely tartalmazza az ismert hibák javítását is). A hierarchikus tesztelést alkalmazó gyártás folyamatát a 2. ábra mutatja.

A peremfigyeléses tesztelés alkalmazásakor a legtöbb esetben nincs szükség egyedi tűágyra (tisztán digitális áramkör esetében egyáltalán nem szükséges; kevert jelű áramkör esetében szükséges lehet akkor, ha nincs megvalósítva a kevert jelű peremfigyelés), a vizsgálat a tápfeszültség ráadása után a TAP 4-5 kivezetésén keresztül elvégezhető. Fontos előnye még a hierarchikus tesztelés (és így a peremfigyeléses technika) alkalmazásának, hogy minden gyártástípusban képes kiszolgálni az igényeket. Emiatt ugyanolyan hatékonysággal alkalmazható prototípusgyártásnál, mint kis sorozatú vagy akár nagy sorozatú gyártás esetében is, sőt a szervizben elvégzett vizsgálatoknál és az üzem közbeni teszteléskor is.

Az előzőekben csak elektronikai készülék gyártási folyamatáról volt szó, a készüléket felépítő integrált áramköröket kész alkatrészekként kezeltük. A hierarchikus tesztelés – és a peremfigyeléses technika is – alacsonyabb szinten, az integrált áramkör gyártási folyamatában is jól alkalmazható. Az integrált áramkör tesztelése a szilíciumszeleten (wafer) kezdődik, ahol a leggyártott több száz csipről el kell dönteni, hogy melyek működőképesek. A csip megfelelő pontjaira mikropozicionáló segítségével precíziós tűket (3. ábra) kell illeszteni. A méréseket ezeken a tűkön keresztül lehet elvégezni. Jelentős előny, ha a számos (akár százas nagyságrendű) tű alkalmazása helyett csak néhányat (a tápfeszültség és a TAP jelei) kell megfelelően pozicionálni (4. ábra). A szelet darabolása után következik a tokozás, amikor a csipeket a tokba helyezik és a kivezetésekhez bekötik a csip megfelelő pontjait (bondolás). A kész integrált áramköröket parametrikus és funkcionális tesztelésnek kell alávetni, ahol a peremfigyeléses technika szintén kiválóan alkalmazható.



3. ábra
Precíziós mérőtűk



4. ábra Mérőtűk pozicionálása a szilíciumszeleten

A mai elektronikai készülékek nagy része tartalmaz egy vagy több berendezésorientált áramkört (ASIC). Ezek az áramkörök vagy valódi ASIC-ek (tehát viszonylag kis sorozatban gyártott, de teljesen kötött működésű áramkörök), vagy – ami talán gyakoribb – olyan nagy sorozatban gyártott, programozható logikák (FPGA, CPLD), amelyekbe egyedi alkalmazást fejlesztenek. Ez utóbbi megoldásra példák a speciális feladatra optimalizált, nagysebességű processzorok, a különféle illesztőáramkörök (PCI, memória), vagy a képfeldolgozó (kódoló/dekódoló, képfelismerő) áramkörök. Az ilyen áramkörök tervezésénél mindenképpen olyan tervezési módszert kell alkalmazni, amely egyrészt segíti magának az ASIC-nek a fejlesztés közbeni vizsgálatát, másrészt pedig az ASIC-et tartalmazó panelek tesztelését is megkönnyíti. Megfelelő eszközök segítségével a tervezéssel egy időben automatikusan elvégezhető a tesztminta-generálás (Test Pattern Generation, TPG), amely később az előzőekben említett mindkét szinten felhasználható. A tesztminta-generálás jelenti azt a folyamatot, amelynek során létrehozunk a vizsgálathoz szükséges gerjesztéseket, a tesztvektorokat. A vizsgálatnál természetesen azt is kell tudni, hogy a helyes működéskor milyen választ várunk a tesztvektorokra. A gerjesztések és az azokra adott válaszok ismeretében a tesztelés (akár automatikusan is) elvégezhető.

Cikksorozatunk következő és egyben záró részében a peremfigyeléses tesztelés legújabb, perspektivikus alkalmazási területeiről adunk tájékoztatást.

kohut.jozsef@kvk.bmf.hu
molnar.zsolt@kvk.bmf.hu